

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-298355

(43)Date of publication of application : 17.10.2003

(51)Int.Cl.

H03D 7/14

H03D 7/12

H03F 3/45

H04B 1/26

(21)Application number : 2002-095771

(71)Applicant : KAWASAKI MICROELECTRONICS KK

(22)Date of filing : 29.03.2002

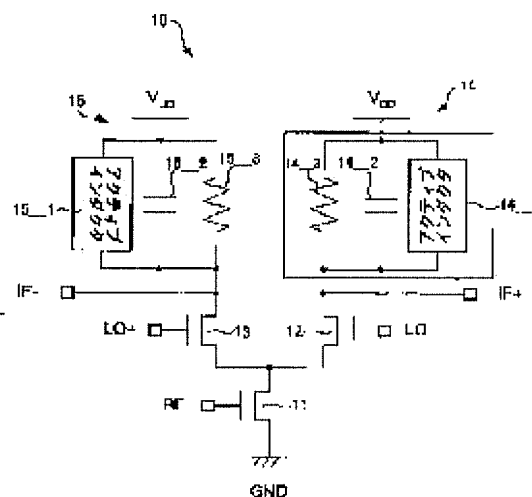
(72)Inventor : SEGAWA YUICHI

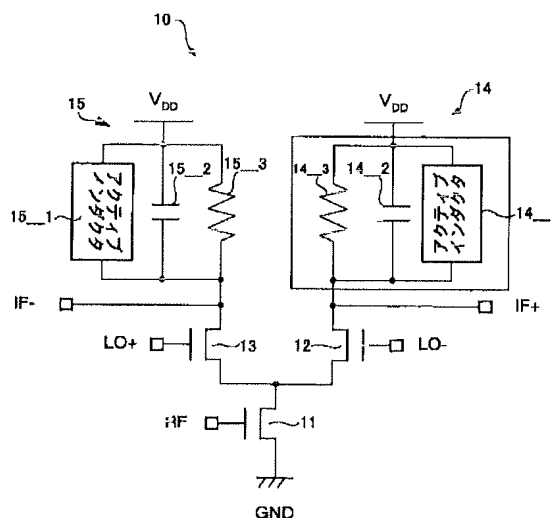
(54) MIXER AND DIFFERENTIAL AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a mixer and a differential amplifier by which a cutoff frequency can be easily changed and whose circuits are small.

SOLUTION: An NMOS transistor 11 to which RF signals are inputted, NMOS transistors 12 and 13 to which LO- signals and LO+ signals at a frequency shifted by a specified IF frequency with respect to the RF signals are inputted, a parallel resonant circuit 14 as an output load which is composed of an active inductor 14-1, capacity element 14-2 and a resistor element 14-3 and a parallel resonant circuit 15 which is composed of an active inductor 15-1, a capacity element 15-2, and a resistor element 15-3, are provided.





【特許請求の範囲】

【請求項1】 交流信号に所定の周波数の参照信号をミキシングするミキサにおいて、

出力負荷としての、アクティブインダクタを含む並列共振回路を備えたことを特徴とするミキサ。

【請求項2】 2つの信号を入力してこれら2つの信号の差分を増幅して出力する差動アンプにおいて、出力負荷としての、アクティブインダクタを含む並列共振回路を備えたことを特徴とする差動アンプ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、交流信号に所定の周波数の参照信号をミキシングするミキサ、および2つの信号の差分を増幅して出力する差動アンプに関する。

【0002】

【従来の技術】従来より、RF (Radio Frequency) 受信回路では、受信されたRF周波数のRF信号と、そのRF信号に対し所定のIF (Intermediate Frequency) 周波数だけずれた周波数のLO (Local Oscillator) 信号とをミキサでミキシングして、IF周波数のIF信号を抽出するダウンコンバート（下方変換）処理が行なわれる。

【0003】図7は、RF受信回路を構成するミキサを示す図、図8は、図7に示すミキサでRF信号がIF信号へとダウンコンバートされる様子を示す図である。

【0004】図7に示すミキサ101には、キャリアとなるRF信号と、図示しない発振回路からの、RF信号に対し所定のIF周波数だけずれた周波数のLO信号が入力される。ミキサ101は、RF信号とLO信号をミキシングして、図8に示すように、RF信号の周波数とLO信号の周波数の差の周波数であるIF周波数を有するIF信号を抽出する。このようにして、RF信号がIF信号へとダウンコンバートされる。

【0005】ここで、ダウンコンバートされた結果、IF信号の周波数帯域以外の周波数帯域を有する信号を除去する必要がある場合、ミキサの後段にバンドパスフィルタを挿入することがよく行なわれる。

【0006】図9は、ミキサとバンドパスフィルタとを示す図、図10は、IF信号以外の信号がバンドパスフィルタで除去される様子を示す図である。

【0007】図10に示すように、RF信号の両側に信号A1、B1が存在する場合、図9に示すミキサ101には、信号A1、B1を含むRF信号とLO信号が入力される。このため、ミキサ101からはIF信号以外に信号A2、B2も出力される。そこで、バンドパスフィルタ102でこれらの信号A2、B2を減衰させて信号A3、B3にすることにより、IF信号に対する影響を減ずることが行なわれる。

【0008】図11は、図9に示すバンドパスフィルタ

の構成を示す図、図12は、図11に示すバンドパスフィルタの周波数特性を示す図である。

【0009】バンドパスフィルタ102は、図11に示すように、容量素子102_1、102_4と抵抗素子102_2、102_3からなる、いわゆるパッシブ素子のみで構成されている。このバンドパスフィルタ102は、図12に示すように、上記パッシブ素子の値により定まるカットオフ周波数f1、f2を有する。ここで、容量素子102_1、102_4の容量値をC1、C2、抵抗素子102_2、102_3の抵抗値をR1、R2とすると、カットオフ周波数f1は、

【0010】

【数1】

$$f1 = \frac{1}{2\pi\sqrt{C1 \cdot R1}} \quad \dots\dots (1)$$

【0011】となる。また、カットオフ周波数f2は、

【0012】

【数2】

$$f2 = \frac{1}{2\pi\sqrt{C2 \cdot R2}} \quad \dots\dots (2)$$

【0013】となる。

【0014】バンドパスフィルタ102は、これらカットオフ周波数f1、f2により定まる特定の帯域の周波数を通過させる。

【0015】図13は、図11に示すバンドパスフィルタとは異なるバンドパスフィルタの構成を示す図、図14は、図13に示すバンドパスフィルタの周波数特性を示す図である。

【0016】図13に示すバンドパスフィルタ103は、容量素子103_1、103_4と、抵抗素子103_2、103_3と、オペアンプ103_5とからなる、いわゆるアクティブバンドパスフィルタである。このバンドパスフィルタ103も、図11に示すバンドパスフィルタ102と同様に、パッシブ素子の値により定まるカットオフ周波数f1、f2を有し、これらカットオフ周波数f1、f2により定まる特定の帯域の周波数を通過させる。

【0017】図15は、バイクワッド型バンドパスフィルタの構成を示す図、図16は、バイクワッド型バンドパスフィルタを構成するトランスコンダクタアンプの回路図である。

【0018】図15に示すバイクワッド型バンドパスフィルタ104は、トランスコンダクタアンプ (OTA: Operational Transconductance Amplifier) 104_1、104_2、104_3と、容量素子104_4、104_5、104_6、104_7と、抵抗素子104_8とからなる、いわゆるGm-C技術を用いたバンドパスフ

ィルタである。尚、容量素子104_4, 104_5, 104_6, 104_7は、ともに同じ容量値Cを有し、抵抗素子104_8は抵抗値Rを有する。

【0019】トランスコンダクターアンプ104_1は、図16に示すように、NMOSTランジスタ104_11, 104_12, 104_13, 104_14, 104_15, 104_16, 104_17, 104_18, 104_19と、定電流源104_20, 104_21, 104_22, 104_23と、抵抗素子104_24, 104_25とから構成されている。NMOSTランジスタ104_11, 104_12には、位相が互いに180°異なる信号IN+, IN-が入力される。また、NMOSTランジスタ104_19には、外部電圧信号Vfが入力される。トランスコンダクターアンプ104_1は、NMOSTランジスタ104_19に輸入される外部電圧信号Vfの値に応じて、そのトランスコンダクターアンプ104_1の相互コンダクタンスgmが変化する。ここで、相互コンダクタンスgmは、

$$gm = \beta (Vf - Vs - Vt)$$

と表される。但し、 β はNMOSTランジスタ104_19の帰還率、VsはVs2 (Vs1>Vs2時) もしくはVs1 (Vs1<Vs2時) (尚、Vs1, Vs2は、NMOSTランジスタ104_19の両端の電圧)、VtはNMOSTランジスタ104_19のしきい値である。

【0020】尚、ここでは、トランスコンダクターアンプ104_1の回路図について説明したが、トランスコンダクターアンプ104_2, 104_3の回路図もトランスコンダクターアンプ104_1の回路図と同様である。

【0021】図17は、図15に示すバイクワッド型バンドパスフィルタの周波数特性を示す図である。

【0022】このバイクワッド型バンドパスフィルタ15の周波数特性は、図17に示すように、外部電圧信号Vfの値を変化させてトランスコンダクターアンプ104_1, 104_2, 104_3の相互コンダクタンスgmを変えることでカットオフ周波数 f_{01} , f_{02} を制御することができる。例えば、トランスコンダクターアンプ104_2に輸入される外部電圧信号Vfを変化させた場合、図17に示す中心周波数f0は、

$$f_0 = gm_2 / 2\pi C$$

となる(但し、gm2はトランスコンダクターアンプ104_2の相互コンダクタンス)。

【0023】また、カットオフ周波数 f_{01} とカットオフ周波数 f_{02} との差分 Δf は、

$$\Delta f = gm_2 \times R$$

となる。

【0024】

【発明が解決しようとする課題】上述した図11, 図1

3に示すバンドパスフィルタ102, 103では、そのカットオフ周波数はパッシブ素子の値で決定される。従って、カットオフ周波数を変更しようとした場合、パッシブ素子そのものを変更する必要がある。CMOS技術等により半導体チップに作りこまれるパッシブ素子の値を変更するためには、半導体チップにおけるパッシブ素子のレイアウトを変更する必要があるため、製造コストや開発期間に対して大きなデメリットとなる。また、このようなパッシブ素子は、半導体チップの面積を占める割合が大きいという問題もある。

【0025】また、図15に示すバイクワッド型バンドパスフィルタ104では、カットオフ周波数を外部電圧信号で制御することができるというメリットがあるものの、そのバイクワッド型バンドパスフィルタ104を構成するトランスコンダクターアンプ104_1, 104_2, 104_3の回路構成は複雑であり、多数のトランジスタが必要であり、従って回路規模が大きいという問題がある。

【0026】本発明は、上記事情に鑑み、カットオフ周波数を簡単に変更することができ、回路規模が小さなミキサおよび差動アンプを提供することを目的とする。

【0027】

【課題を解決するための手段】上記目的を達成する本発明のミキサは、交流信号に所定の周波数の参照信号をミキシングするミキサにおいて、出力負荷としての、アクティブインダクタを含む並列共振回路を備えたことを特徴とする。

【0028】また、上記目的を達成する本発明の差動アンプは、2つの信号を入力してこれら2つの信号の差分を増幅して出力する差動アンプにおいて、出力負荷としての、アクティブインダクタを含む並列共振回路を備えたことを特徴とする。

【0029】本発明のミキサおよび差動アンプは、出力負荷としての、アクティブインダクタを含む共振回路が備えられている。ここで、アクティブインダクタには、実施形態で説明するような、構成が簡単な相互コンダクタンス回路が備えられており、この相互コンダクタンス回路の相互コンダクタンスを外部信号によって任意に調整できるようにすると、アクティブインダクタのインダクタンスLを任意に変化させることができる。従って、バンドパスフィルタのカットオフ周波数を簡単に変化させることができる。また、従来のパッシブ素子を用いたバンドパスフィルタと比較し、半導体チップの面積が小さくて済む。

【0030】

【発明の実施の形態】以下、本発明の実施形態について説明する。

【0031】図1は、本発明の一実施形態のミキサの構成を示す図である。

【0032】図1に示すミキサ10は、いわゆるシング

ルバランスドミキサであり、このミキサ10には、RF周波数のRF信号が入力されるNMOSTランジスタ11と、そのRF信号に対し所定のIF周波数だけずれた周波数のLO-信号が入力されるNMOSTランジスタ12と、そのLO-信号に対して位相が180°ずれたLO+信号が入力されるNMOSTランジスタ13とが備えられている。

【0033】また、ミキサ10には、電源V_{DD}とNMOSTランジスタ12の間に、このミキサ10の出力負荷としての並列共振回路14が備えられている。さらに、ミキサ10には、電源V_{DD}とNMOSTランジスタ13の間に、やはり出力負荷としての並列共振回路15が備えられている。

【0034】並列共振回路14は、アクティブインダクタ14_1と、容量素子14_2と、抵抗素子14_3とから構成されている。また、並列共振回路15も並列共振回路14と同様であり、アクティブインダクタ15_1と、容量素子15_2と、抵抗素子15_3とから構成されている。

【0035】図2は、図1に示すアクティブインダクタの構成と等価回路を示す図である。

【0036】この図2では、アクティブインダクタ14_1の構成とその等価回路が示されているが、アクティブインダクタ15_1も同様である。

【0037】図2に示すアクティブインダクタ14_1（ジャイレータとも呼ばれる）は、2つの相互コンダクタンス（gm）回路14_11、14_12と、容量素子14_13から構成されている。このアクティブインダクタ14_1は、以下に示すインダクタンスLをもつインダクタと等価である。インダクタンスLは、

【0038】

【数3】

$$L = \frac{C_L}{gm1 \cdot gm2} \quad \dots\dots (3)$$

【0039】と表される（但し、gm1、-gm2は相互コンダクタンス回路14_11、14_12の相互コンダクタンス、C_Lは容量素子14_13の容量値である）。

【0040】ここで、アクティブインダクタ14_1のインダクタンスLは、後述するようにして相互コンダクタンス回路14_11、14_12の相互コンダクタンスgm1、-gm2を外部信号により調整したり、あるいは容量素子14_13の容量値C_Lを調整することで任意に設定することができる。

【0041】ミキサ10の出力負荷に用いられる並列共振回路14（もしくは並列共振回路15）のインピーダンスZ_aは、

【0042】

【数4】

$$Z_a = \frac{1}{\frac{1}{R} + \frac{1}{j2\pi fL} + j2\pi fC} \quad \dots\dots (4)$$

【0043】と表される。ここで、並列共振回路14のインピーダンスの周波数特性を図3に示す。

【0044】図3は、並列共振回路のインピーダンスの周波数特性を示す図である。

【0045】図3の横軸は周波数を示し、縦軸はインピーダンスの値を示す。この並列共振回路14では、1/{2π√(LC)}の周波数において最大のインピーダンス値Z_{max}を示し、その周波数よりR/2・√(C/L)だけ低い周波数およびR/2・√(C/L)だけ高い周波数におけるインピーダンス値はZ_{max}/√2となる。ミキサ10の出力負荷にこのような周波数選択性をもたせることで、ミキサ10の出力信号自体が周波数選択されることになる。つまり、バンドパスフィルタ特性を備えたミキサ10が実現されることになる。

【0046】図4は、図1に示すミキサのバンドパスフィルタ特性を示す図である。

【0047】図4の横軸は周波数を示し、縦軸は利得（Gain）を示す。ここで、カットオフ周波数f₁、f₂は、

【0048】

【数5】

$$f_1 = \frac{1}{2\pi\sqrt{LC}} - \frac{R}{2} \cdot \sqrt{\frac{C}{L}} \quad \dots\dots (5)$$

【0049】

【数6】

$$f_2 = \frac{1}{2\pi\sqrt{LC}} + \frac{R}{2} \cdot \sqrt{\frac{C}{L}} \quad \dots\dots (6)$$

【0050】と表される。本実施形態のミキサ10では、後述するようにアクティブインダクタ14_1、15_1を構成する相互コンダクタンス回路の相互コンダクタンスgmが外部信号によって任意に調整できるようになっており、このためインダクタンスLを任意に変化させることができる。従って、バンドパスフィルタのカットオフ周波数を上記式（5）、式（6）の範囲で変化させることが可能である。

【0051】図5は、図1に示すミキサに備えられた並列共振回路を構成するアクティブインダクタの回路図例である。

【0052】図5に示すアクティブインダクタ14_1は、図2を参照して説明したように、相互コンダクタンス回路14_11、14_12と、容量素子14_13から構成されている。相互コンダクタンス回路14_11は、定電流源14_11aと、PMOSTランジスタ14_11b、14_11cと、NMOSTランジスタ

14_11d, 14_11eとから構成されている。PMOSトランジスタ14_11cには、外部信号としてのバイアス電圧 V_{bias} が印加される。また、相互コンダクタンス回路14_12は、定電流源14_12aと、NMOSトランジスタ14_12bから構成されている。アクティブインダクタ14_1を構成する2つの相互コンダクタンス回路14_11, 14_12それぞれの相互コンダクタンス g_m は、PMOSトランジスタ14_11c, NMOSトランジスタ14_12bの相互コンダクタンス g_m に等しくなる。そこで、それぞれの相互コンダクタンス回路14_11, 14_12に流すバイアス電流値を上記バイアス電圧 V_{bias} によって制御することで、PMOSトランジスタ14_11c, NMOSトランジスタ14_12bの相互コンダクタンス g_m を任意に制御することができる。尚、アクティブインダクタ15_1の回路構成もアクティブインダクタ14_1の回路構成と同様である。また、ここでは、相互コンダクタンス回路14_11, 14_12に流すバイアス電流値をバイアス電圧 V_{bias} によって制御する例で説明したが、相互コンダクタンス回路14_11, 14_12に流すバイアス電流を外部から直接制御してもよい。

【0053】このように、アクティブインダクタ14_1, 15_1は、少ないトランジスタ数で高いインダクタンスを実現することが可能であるため、従来の図11, 図13, 図15に示すバンドパスフィルタと比較し、面積を小さく抑えることができる。

【0054】尚、本実施形態では、シングルバランスドミキサの例で説明したが、これに限られるものではなく、本発明のミキサは、出力負荷としての、アクティブインダクタを含む並列共振回路を備えたものであればよい。

【0055】図6は、本発明の一実施形態の差動アンプの構成を示す図である。

【0056】図6に示す差動アンプ20には、定電流源21と、位相が互いに 180° 異なる信号 $IN-$, $IN+$ が入力されるNMOSトランジスタ22, 23と、電源 V_{DD} とNMOSトランジスタ22の間に配置された出力負荷としての並列共振回路24と、電源 V_{DD} とNMOSトランジスタ23の間に配置された出力負荷としての並列共振回路25とが備えられている。

【0057】並列共振回路24は、アクティブインダクタ24_1と、容量素子24_2と、抵抗素子24_3とから構成されている。また、並列共振回路25は、アクティブインダクタ25_1と、容量素子25_2と、抵抗素子25_3とから構成されている。これら並列共振回路24, 25の動作や機能は、前述した並列共振回路14, 15のものと同様であるため説明は省略するが、差動アンプ20の出力負荷としてこのような並列共振回路24, 25を備えることにより、前述したミキサ

10のバンドパスフィルタ特性と同様なバンドパスフィルタ特性を備えた差動アンプ20が実現される。

【0058】本実施形態のミキサ10および差動アンプ20では、出力負荷として、アクティブインダクタを含む共振回路が備えられているため、バンドパスフィルタのカットオフ周波数を外部信号で制御することができる。従って、製造コストの低減化および開発期間の短縮化が図られる。また、従来のパッシブ素子を用いたバンドパスフィルタと比較し、半導体チップの面積が小さくて済み、半導体チップのコストの低減化が図られる。

【0059】

【発明の効果】以上説明したように、本発明によれば、カットオフ周波数を簡単に変更することができ、回路規模が小さなミキサおよび差動アンプを提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態のミキサの構成を示す図である。

【図2】図1に示すアクティブインダクタの構成と等価回路を示す図である。

【図3】並列共振回路のインピーダンスの周波数特性を示す図である。

【図4】図1に示すミキサのバンドパスフィルタ特性を示す図である。

【図5】図1に示すミキサに備えられた並列共振回路を構成するアクティブインダクタの回路図である。

【図6】本発明の一実施形態の差動アンプの構成を示す図である。

【図7】RF受信回路を構成するミキサを示す図である。

【図8】図7に示すミキサでRF信号がIF信号へとダウンコンバートされる様子を示す図である。

【図9】ミキサとバンドパスフィルタとを示す図である。

【図10】IF信号以外の信号がバンドパスフィルタで除去される様子を示す図である。

【図11】図9に示すバンドパスフィルタの構成を示す図である。

【図12】図11に示すバンドパスフィルタの周波数特性を示す図である。

【図13】図11に示すバンドパスフィルタとは異なるバンドパスフィルタの構成を示す図である。

【図14】図13に示すバンドパスフィルタの周波数特性を示す図である。

【図15】バイクワッド型バンドパスフィルタの構成を示す図である。

【図16】バイクワッド型バンドパスフィルタを構成するトランスコンダクターアンプの回路図である。

【図17】図15に示すバイクワッド型バンドパスフィルタの周波数特性を示す図である。

【符号の説明】

10 ミキサ
11, 12, 13, 14_11d, 14_11e, 14_12b, 22, 23 NMOSTトランジスタ
14_11b, 14_11c PMOSTトランジスタ
14, 15, 24, 25 並列共振回路
14_1, 15_1, 24_1, 25_1 アクティブ

インダクタ

14_2, 14_13, 15_2, 24_2, 25_2

容量素子

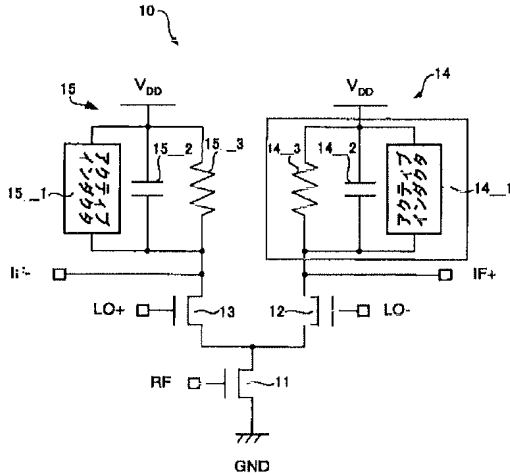
14_3, 15_3, 24_3, 25_3 抵抗素子

14_11, 14_12 相互コンダクタンス回路

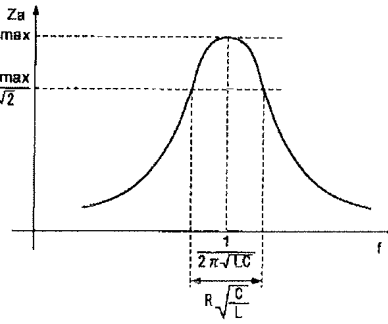
14_11a, 14_12a, 21 定電流源

20 差動アンプ

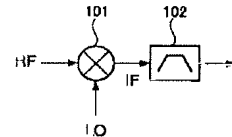
【図1】



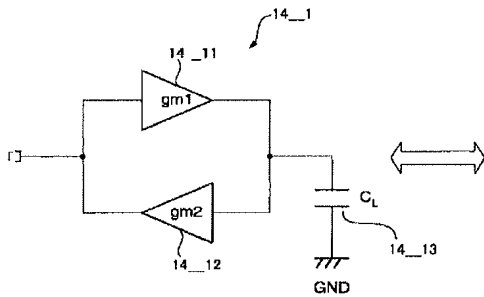
【図3】



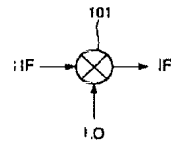
【図9】



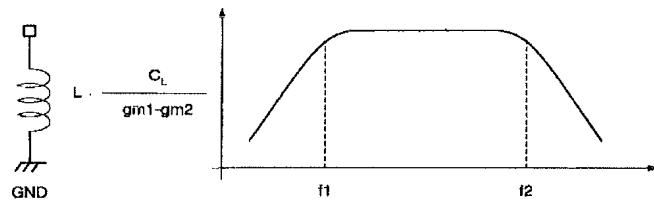
【図2】



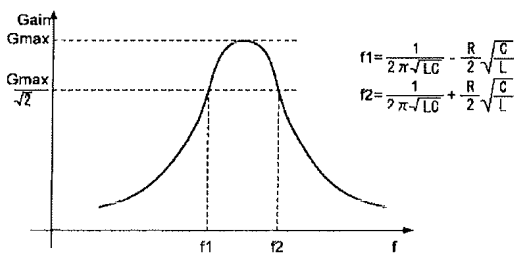
【図7】



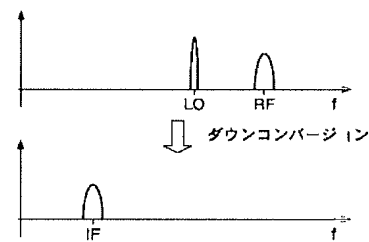
【図12】



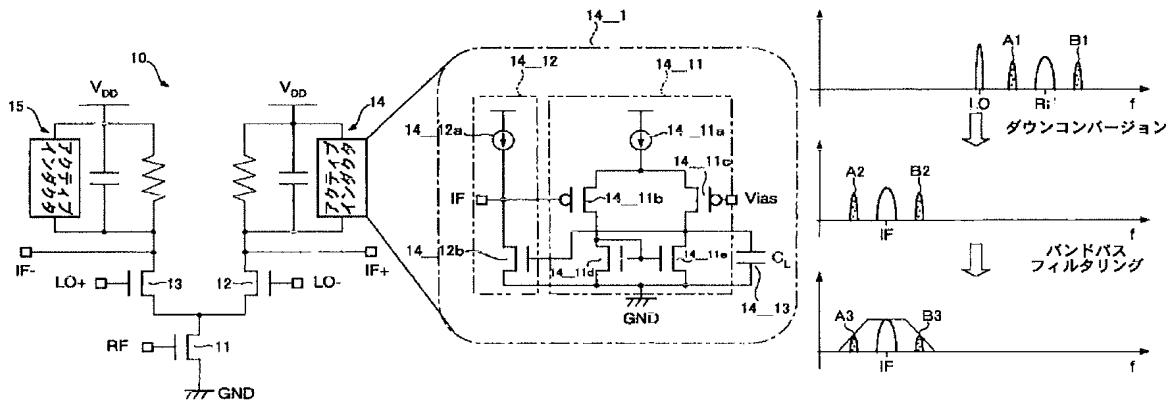
【図4】



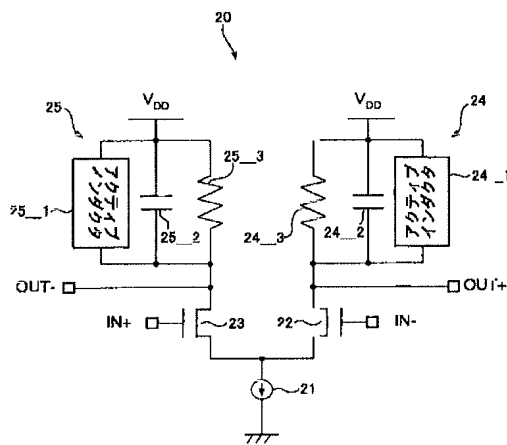
【図8】



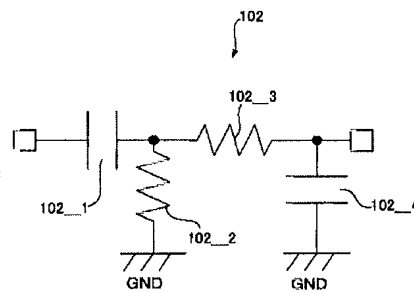
【図5】



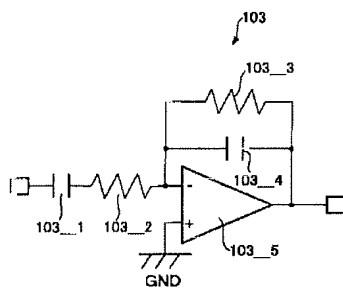
【図6】



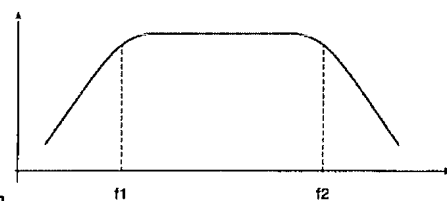
【図11】



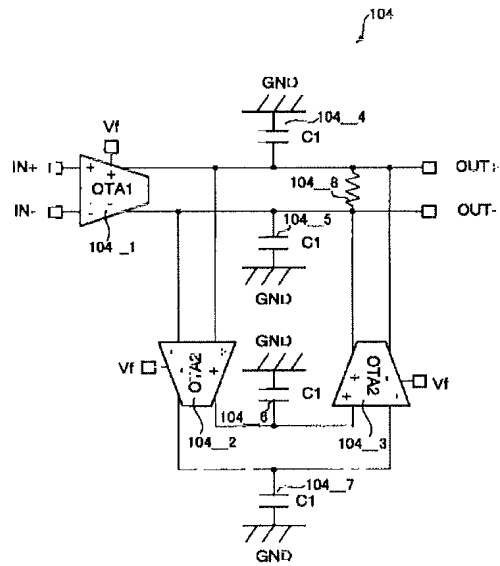
【図13】



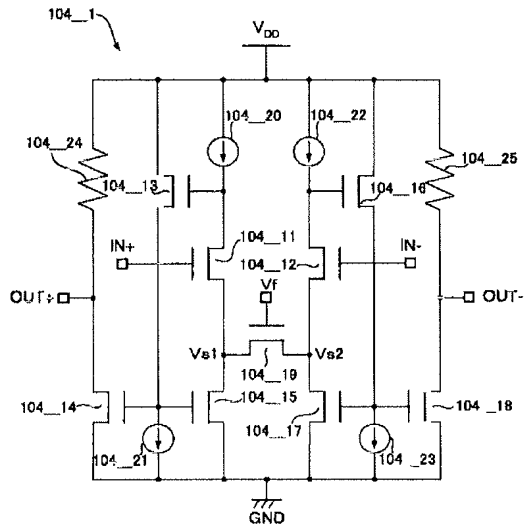
【図14】



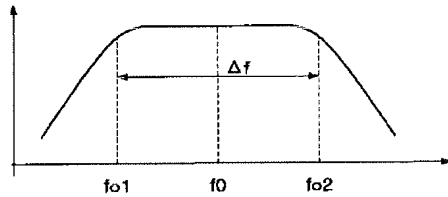
【図15】



【図16】



【図17】



フロントページの続き

Fターム(参考) 5J066 AA01 AA12 CA00 CA92 FA20
 HA10 HA17 HA25 HA29 HA33
 HA34 KA01 KA02 KA05 KA13
 KA44 MA21 ND01 ND11 ND22
 ND23 PD02 TA01 TA03
 5J500 AA01 AA12 AC00 AC92 AF20
 AH10 AH17 AH25 AH29 AH33
 AH34 AK01 AK02 AK05 AK13
 AK44 AM21 AT01 AT03 DN01
 DN11 DN22 DN23 DP02
 5K020 DD11 FF13 FF15 HH06 HH13
 HH15